

# ACTIVE MATRIX DRIVEN SELF-LUMINOUS DISPLAY DEVICE AND MANUFACTURING METHOD THEREFOR

## BEST AVAILABLE COPY

**Publication number:** JP2002108250

**Publication date:** 2002-04-10

**Inventor:** FUJITA YOSHIMASA; BAN KAZUO

**Applicant:** SHARP KK

**Classification:**

- international: H01L51/50; G09F9/30; G09G3/32; H01J1/70; H01L27/32; H01L29/786; H05B33/14; H05B33/22; H05B33/26; H01L51/52; H01L51/50; G09F9/30; G09G3/32; H01J1/00; H01L27/28; H01L29/66; H05B33/14; H05B33/22; H05B33/26; (IPC1-7): G09F9/30; H01L29/786; H05B33/14; H05B33/26

- european: G09G3/32A; H01J1/70; H01L27/32M2; H05B33/14; H05B33/22

**Application number:** JP20000298823 20000929

**Priority number(s):** JP20000298823 20000929

Also published as:



US6758538 (B2)

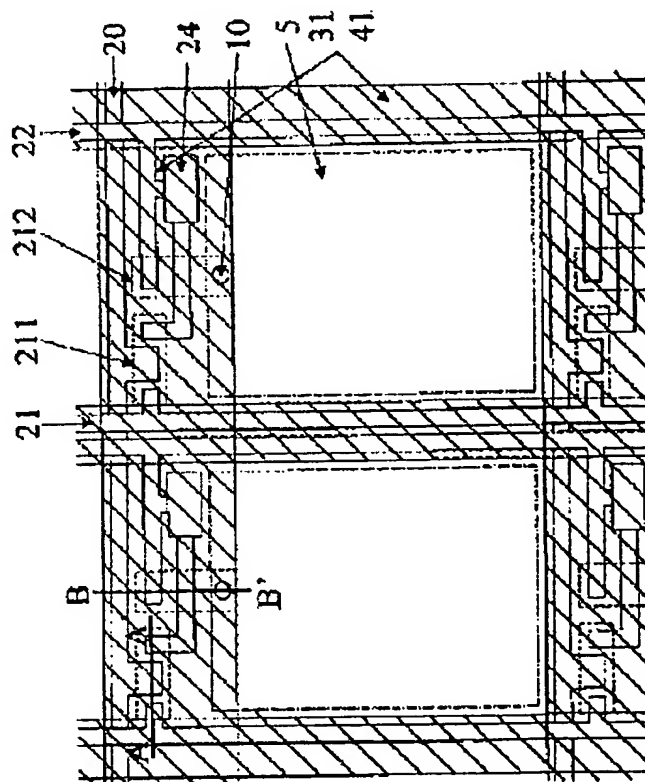


US2002038998 (A1)

Report a data error here

### Abstract of JP2002108250

**PROBLEM TO BE SOLVED:** To provide an active matrix driven self-luminous display device permitting to prevent thin film transistors from being deteriorated in the characteristics by preventing deterioration of an active layer on the thin film transistors caused by light, and further improve the characteristic, and to provide a manufacturing method therefor. **SOLUTION:** This is an active matrix driven self-luminous display device which comprises TFTs for switching, TFTs for current control, capacitors, signal lines, scanning lines, a common line, pixel electrodes connected with the common line via the TFTs for current control, and EL elements constituted of an EL layer consisting of at least one luminous layer and a counter electrode, and which is provided with a shielding layer for preventing the emission of light from the EL elements from reaching the TFTs for switching and the TFTs for current control.



Data supplied from the esp@cenet database - Worldwide

**THIS PAGE LEFT BLANK**

**RESULT LIST**

2 results found in the Worldwide database for:

**jp2002108250** (priority or application number or publication number)

(Results are sorted by date of upload in database)

- 1 METHOD FOR MANUFACTURING LIQUID CRYSTAL DISPLAY AND LIQUID CRYSTAL DISPLAY**  
Inventor: TATENO MASAHIKO  
Applicant: SEKISUI CHEMICAL CO LTD  
EC: IPC: **G02F1/1339; G02F1/1343; G02F1/13** (+2)  
Publication info: **JP2003302645** - 2003-10-24
- 2 ACTIVE MATRIX DRIVEN SELF-LUMINOUS DISPLAY DEVICE AND MANUFACTURING METHOD THEREFOR**  
Inventor: FUJITA YOSHIMASA; BAN KAZUO  
Applicant: SHARP KK  
EC: **G09G3/32A; H01J1/70**; (+3) IPC: **H01L51/50; G09F9/30; G09G3/32** (+20)  
Publication info: **JP2002108250** - 2002-04-10

---

Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-108250  
(P2002-108250A)

(43) 公開日 平成14年4月10日 (2002.4.10)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	データ* (参考)
G 0 9 F 9/30	3 4 9 3 6 5	C 0 9 F 9/30	3 4 9 C 3 K 0 0 7 3 6 5 Z 5 C 0 9 4
H 0 1 L 29/786		H 0 5 B 33/14	A 5 F 1 1 0
H 0 5 B 33/14		33/26	Z
33/26		H 0 1 L 29/78	6 1 7 T

審査請求 未請求 請求項の数15 O L (全 28 頁) 最終頁に続く

(21) 出願番号 特願2000-298823 (P2000-298823)

(22) 出願日 平成12年9月29日 (2000.9.29)

(71) 出願人 000003049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 藤田 悦昌

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72) 発明者 伴 和夫

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(74) 代理人 100065248

弁理士 野河 信太郎

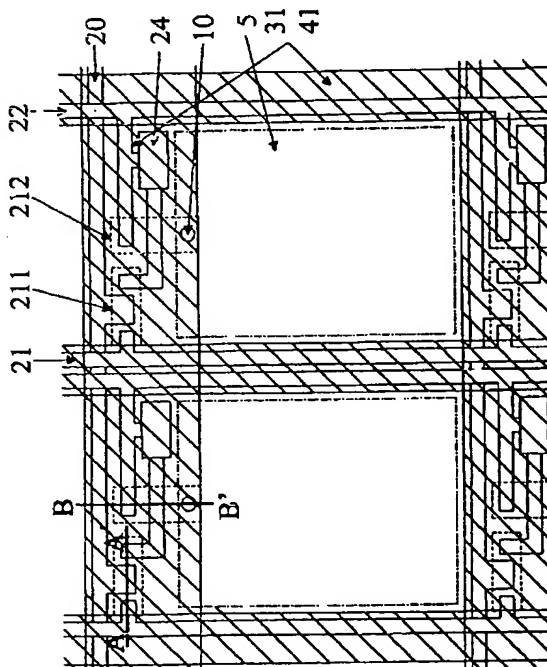
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス駆動型自発光表示装置及びその製造方法

(57) 【要約】

【課題】 光に起因する薄膜トランジスタの活性層の劣化を防止して、薄膜トランジスタの特性悪化の防止、さらには特性向上を図ることができるアクティブマトリクス駆動型自発光表示装置及びその製造方法を提供することを目的とする。

【解決手段】 基板上に、スイッチング用TFTと、電流制御用TFTと、コンデンサと、信号線と、走査線と、共通線と、前記電流制御用TFTを介して前記共通線に接続された画素電極、少なくとも1層の発光層からなるEL層及び対向電極から構成されるEL素子とを有し、前記EL素子からの発光が前記スイッチング用TFTと電流制御用TFTとに達するのを防止するように遮光層が設けられているアクティブマトリクス駆動型自発光表示装置。



【特許請求の範囲】

【請求項1】 基板上に、スイッチング用薄膜トランジスタと、電流制御用薄膜トランジスタと、コンデンサと、信号線と、走査線と、共通線と、前記電流制御用薄膜トランジスタを介して前記共通線に接続された画素電極、少なくとも1層の発光層からなるエレクトロルミネッセンス層及び対向電極から構成されるエレクトロルミネッセンス素子とを有し、

前記エレクトロルミネッセンス素子からの発光が前記スイッチング用薄膜トランジスタと電流制御用薄膜トランジスタとに達するのを防止するように遮光層が設けられていることを特徴とするアクティブマトリックス駆動型自発光表示装置。

【請求項2】 遮光層が、少なくともエレクトロルミネッセンス層中の発光層の発光波長を吸収又は反射し得る請求項1に記載の表示装置。

【請求項3】 遮光層が、薄膜トランジスタの活性層とE<sub>L</sub>素子との間であって、活性層を被覆する位置に設けられている請求項1又は2に記載の表示装置。

【請求項4】 遮光層が、薄膜トランジスタの上部領域及び／又はその外周領域を被覆する絶縁膜として形成されてなる請求項1～3のいずれか1つに記載の表示装置。

【請求項5】 遮光層が、薄膜トランジスタを構成するゲート絶縁膜として形成されてなる請求項1～4のいずれか1つに記載の表示装置。

【請求項6】 遮光層が、薄膜トランジスタとエレクトロルミネッセンス層との間に配置される層間絶縁膜として形成されてなる請求項1～5のいずれか1つに記載の表示装置。

【請求項7】 遮光層が、画素電極として形成されてなる請求項1～6のいずれか1つに記載の表示装置。

【請求項8】 遮光層が、黒色の無機絶縁膜により形成されてなる請求項1～7のいずれか1つに記載の表示装置。

【請求項9】 遮光層が、黒色顔料又は黒色染料を樹脂に分散した層により形成されてなる請求項1～7のいずれか1つに記載の表示装置。

【請求項10】 遮光層が、さらに、外光が薄膜トランジスタに達するのを防止するように設けられている請求項1～9のいずれか1つに記載の表示装置。

【請求項11】 遮光層が、薄膜トランジスタの下部領域又は該下部領域とその外周領域とに配置されてなる請求項10に記載の表示装置。

【請求項12】 基板が、セラミック基板、金属基板上に絶縁物を被覆した基板又は金属基板の表面を絶縁処理した基板である請求項1～11記載のいずれか1つに記載の表示装置。

【請求項13】 絶縁膜、ゲート絶縁膜及び層間絶縁膜の少なくとも1層が樹脂材料からなり、かつ薄膜トラン

ジスタ及び／又は基板と前記樹脂材料からなる層との間に無機絶縁膜が形成されている請求項3～12のいずれか1つに記載の表示装置。

【請求項14】 絶縁膜、ゲート絶縁膜及び層間絶縁膜の少なくとも1層が樹脂材料からなり、かつ画素電極と前記樹脂材料からなる層との間に無機絶縁膜が形成されている請求項3～12のいずれか1つに記載の表示装置。

【請求項15】 エレクトロルミネッセンス層を構成する少なくとも1層の発光層を、蒸着法、レーザー転写法又は印刷法で形成することを特徴とする請求項1～14のいずれか1つに記載のアクティブマトリックス駆動型自発光表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はアクティブマトリックス駆動型自発光表示装置及びその製造方法に関し、より詳細には、薄膜トランジスタを利用したアクティブマトリックス駆動型自発光表示装置及びその製造方法に関するものである。

【0002】

【従来の技術】近年、高度情報化に伴い、フラットパネルディスプレイへのニーズが高まっている。この種の表示素子としては、非自発光型の液晶ディスプレイ（LCD）、自発光型のプラズマディスプレイ（PDP）及び無機エレクトロルミネッセンスディスプレイ（IOEL）又は有機ELエレクトロルミネッセンスディスプレイ（OEL）のエレクトロルミネッセンス（以下「EL」と記す）等が知られている。なかでも、有機EL素子は、著しく進歩している。

【0003】有機ELディスプレイにおいては、単純マトリックス駆動によって動画表示を行う技術が知られている（例えば、特開平2-37385号公報、「有機EL素子の残された重要課題と実用化戦略」、55項等）。しかし、上記の駆動方法では、線順次駆動を行うので、走査線数が数百本と多い場合には、必要とされる瞬間輝度が数十万～数百万cd/m<sup>2</sup>にも達してしまい、以下のような問題があった。

（1）駆動電圧が高くなり、配線での電圧降下が大きくなる。

（2）高輝度側の低発光効率の領域での駆動を強いられるため、消費電力が大きくなる。

【0004】そこで、上記の問題を解決するため、薄膜トランジスタを用いたアクティブマトリックス駆動を行う有機ELディスプレイが開発されている（例えば、特開平7-122360号公報、特開平7-122361号公報、特開平7-153576号公報、特開平8-241047号公報、特開平8-227276号公報、「有機EL素子の残された重要課題と実用化戦略」、62項、IEDM98、875項等）。

【0005】このようなアクティブマトリックス駆動を行う有機ELディスプレイは、単純マトリックス駆動に比べて、低電圧駆動が可能で、発光効率の高い領域での駆動ができるため、消費電力が大幅に低減できるなどの極めて優れた特徴がある。しかし、液晶ディスプレイに比べ、有機ELディスプレイの場合は、単位セルの駆動のための薄膜トランジスタが2つ以上用いられているため、開口率が非常に悪くなる（特開平7-111341号公報、SID98、11項等）。

【0006】また、画素の開口率を向上する目的で、図27～29又は図30～32等に示したように、電流制御用薄膜トランジスタ212、あるいはスイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212上にまで、絶縁膜12を介して画素電極5、EL層6及び対向電極7からなる有機EL素子8を配置し、基板1の反対側から発光光を取り出す構造のものも提案されている（例えば、特開平10-189252号公報）。

【0007】

【発明が解決しようとする課題】しかし、図27～29及び図30～32のような、無機EL素子又は有機EL素子のような自発光のEL素子8と薄膜トランジスタとを組み合わせた場合、通常、薄膜トランジスタの活性層に用いられるアモルファスシリコン、ポリシリコン等の半導体層9には光感応性があるため、EL素子8からの発光光が活性層である半導体層9に入射されることにより、半導体層9としての特性が変化又は劣化し、リーク電流（オフ電流）が増加する。ここで、スイッチング用薄膜トランジスタのリーク電流が増加すると、コンデンサに蓄積した電荷がスイッチング用薄膜トランジスタを介して放電してしまい、画素を適切な時間発光させ続けることが不可能になり、画質が変化してしまう。また、電流制御用薄膜トランジスタのリーク電流が増加すると、EL素子に電流が流れつづけ、画素をオフにしたいときでもEL素子が発光してしまい、クロストークが発生してしまう。さらに、発光しないまでも、EL素子で電力が消費されてしまい、パネルとしての消費電力が上昇してしまう。

【0008】本発明は、上記課題に鑑みなされたものであり、光に起因する薄膜トランジスタの活性層の劣化を防止して、薄膜トランジスタの特性悪化の防止、さらには特性向上を図ることができるアクティブマトリックス駆動型自発光表示装置及びその製造方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明によれば、基板上に、スイッチング用薄膜トランジスタと、電流制御用薄膜トランジスタと、コンデンサと、信号線と、走査線と、共通線と、前記電流制御用薄膜トランジスタを介して前記共通線に接続された画素電極、少なくとも1層の

発光層からなるエレクトロルミネッセンス層及び対向電極から構成されるエレクトロルミネッセンス素子とを有し、

【0010】前記エレクトロルミネッセンス素子からの発光が前記スイッチング用薄膜トランジスタと電流制御用薄膜トランジスタとに達するのを防止するように遮光層が設けられていることを特徴とするアクティブマトリックス駆動型自発光表示装置が提供される。また、本発明によれば、エレクトロルミネッセンス層を構成する少なくとも1層の発光層を、蒸着法、レーザー転写法又は印刷法で形成する上記アクティブマトリックス駆動型自発光表示装置の製造方法が提供される。

【0011】

【発明の実施の形態】本発明のアクティブマトリックス駆動型自発光表示装置は、主として、基板と、その上に形成されるスイッチング用薄膜トランジスタと、電流制御用薄膜トランジスタと、コンデンサと、信号線と、走査線と、共通線と、EL素子とから構成され、さらに、EL素子からの発光が薄膜トランジスタに達するのを防止する遮光層が設けられている。

【0012】本発明の表示装置に使用することができる基板としては、特に限定されるものではなく、例えば、ガラス、石英等の無機材料；ポリエチレンテレフタレート等のプラスチック、アルミナ等のセラミックス等からなる絶縁性基板；アルミニウム、鉄等の金属基板にSiO<sub>2</sub>、有機絶縁材料等の絶縁物をコートした基板；アルミニウム等の金属基板の表面を陽極酸化等の方法で絶縁化処理を施した基板等が挙げられる。これらは透明、半透明、非透明、遮光性等のいずれの基板であってもよい。

【0013】なお、低温プロセスで形成したポリシリコンを用いた薄膜トランジスタを形成するためには、500℃以下の温度で融解せず、かつ、歪みが生じない基板がよい。また、高温プロセスで形成したポリシリコンを用いた薄膜トランジスタを形成するためには、1000℃以下の温度で融解せず、かつ、歪みが生じない基板が好ましい。

【0014】特に、本発明の表示装置において、有機EL素子からの発光を基板と逆側から取り出す場合には、基板として、遮光性を兼ね備えた遮光性基板を用いてもよい。例えば、アルミナ等セラミック基板、金属基板に絶縁物をコートしてある基板、金属基板の表面を酸化などの絶縁化処理を施した基板、ガラス、石英、プラスチック等の透明基板の表面に遮光性絶縁物をコートしてある基板等の遮光性基板等が挙げられる。これらの基板を用いることにより、外光が前記薄膜トランジスタに入射するのを妨げることが可能となる。

【0015】本発明の表示装置におけるスイッチング用及び電流制御用の薄膜トランジスタとして、公知の薄膜トランジスタを用いることができる。具体的には、主と

して、活性層、ゲート絶縁膜及びゲート電極とから構成される薄膜トランジスタが挙げられる。薄膜トランジスタの構造としては、特に限定されるものではなく、例えば、スタガ型、逆スタガ型、トップゲート型、コプレーナ型等が挙げられる。

【0016】活性層としては、特に限定させるものではなく、例えば、非晶質シリコン、多結晶シリコン、微結晶シリコン、セレン化カドミウム等の無機半導体材料又はチオフェンオリゴマー、ポリ(p-フェリレンビニレン)等の有機半導体材料により形成することができる。これらの活性層は、例えば、アモルファスシリコンをプラズマCVD法により積層し、イオンドーピングする方法； $\text{SiH}_4$ ガスを用いてLPCVD法によりアモルファスシリコンを形成し、固相成長法によりアモルファスシリコンを結晶化してポリシリコンを得た後、イオン打ち込み法によりイオンドーピングする方法； $\text{Si}_2\text{H}_6$ ガスを用いてLPCVD法により、また、 $\text{SiH}_4$ ガスを用いてPECVD法によりアモルファスシリコンを形成し、エキシマレーザー等のレーザーによりアニールし、アモルファスシリコンを結晶化してポリシリコンを得た後、イオンドーピング法によりイオンドーピングする方法(低温プロセス)；減圧CVD法又はLPCVD法によりポリシリコンを積層し、 $1000^\circ\text{C}$ 以上で熱酸化してゲート絶縁膜を形成し、その上にn+ポリシリコンのゲート電極を形成し、その後、イオン打ち込み法によりイオンドーピングする方法(高温プロセス)等が挙げられる。

【0017】ゲート絶縁膜としては、通常、ゲート絶縁膜として使用されているものを用いることができ、例えば、PECVD法、LPCVD法等により形成された $\text{SiO}_2$ ；ポリシリコン膜を熱酸化して得られる $\text{SiO}_2$ 等を用いることができる。なお、後述するように、ゲート絶縁膜が遮光層として機能する場合には、活性領域上からE1素子が形成される基板上にわたって形成されることが好ましい。ゲート電極としては、通常、ゲート電極として使用されているものを用いることができ、例えば、ポリシリコン；チタン、タンタル、タングステン等の高融点金属のシリサイド；ポリサイド；アルミ、銅等の金属等が挙げられる。

【0018】本発明の薄膜トランジスタは、シングルゲート構造、ダブルゲート構造、ゲート電極が3層以上のマルチゲート構造であってもよい。また、LDD構造、オフセット構造を有していてもよい。なお、本発明では、1つの画素を駆動するためにスイッチング用薄膜トランジスタと電流制御用薄膜トランジスタとの2つの薄膜トランジスタが必要であるが、これらの薄膜トランジスタの電気的特性のばらつきを抑える目的等で、3つ以上の薄膜トランジスタ、例えば、1画素に対して3つの薄膜トランジスタ、1画素に対して4つの薄膜トランジスタを設けてもよい。

【0019】本発明の表示装置におけるE1素子としては、公知のE1素子を用いることができる。例えば、少なくとも1層の発光層を有するE1層、画素電極及び対向電極から構成されるE1素子が挙げられる。E1層としては、特に限定されるものではなく、例えば、

①発光層

②正孔輸送層/発光層

③発光層/電子輸送層

④正孔輸送層/発光層/電子輸送層

⑤正孔注入層/正孔輸送層/発光層/電子輸送層

⑥バッファ層/正孔輸送層/発光層/電子輸送層等の単層又は積層構造が挙げられる。

【0020】発光層は、1層であってもよいし、多層構造であってもよい。また、発光層に使用できる発光材料としては、有機E1用の公知の発光材料が使用可能である。例えば、低分子発光材料(例えば、4,4'-ビス(2,2'-ジフェニルビニル)-ビフェニル(DPVBi)等の芳香族ジメチリデン化合物、5-メチル-2-[2-[4-(5-メチル-2-ベンゾオキサゾール)フェニル]ビニル]ベンゾオキサゾール等のオキサジアゾール化合物、3-(4-ビフェニル)-4-フェニル-5-ヒポチルフェニル-1,2,4-トリアゾール(TAZ)等のトリアゾール誘導体、1,4-ビス(2-メチルスチリル)ベンゼン等のスチリルベンゼン化合物、チオピラジンジオキsid誘導体、ベンゾキノ誘導体、ナフトキノ誘導体、アントラキノ誘導体、ジフェノキノ誘導体、フルオレノン誘導体等の蛍光性有機材料、アゾメチン亜鉛錯体、(8-ヒドロキシキノリナト)アルミニウム錯体( $\text{Alq}_3$ )等の蛍光性有機金属化合物等)、高分子発光材料(例えば、ポリ(2-デシルオキシ-1,4-フェニレン)(DO-PP)、ポリ[2,5-ビス-[2-(N,N,N-トリエチルアンモニウム)エトキシ]-1,4-フェニル-アルト-1,4-フェニレン]ジプロマイド(PP-NEt<sub>3</sub>+)、ポリ[2-(2'-エチルヘキシルオキシ)-5-メトキシ-1,4-フェニレンビニレン](MEH-PPV)、ポリ[5-メトキシ(2-プロパノキシサルフォニド)-1,4-フェニレンビニレン](MPS-PPV)、ポリ[2,5-ビス(ヘキシルオキシ)-1,4-フェニレン-(1-シアノビニレン)](CN-PPV)、ポリ(9,9-ジオクチルフルオレン)(PDAF)等)、高分子発光材料の前駆体(例えば、PPV前駆体、PNV前駆体、PPP前駆体等)等が挙げられる。また、発光層は、上記した発光材料のみから構成されてもよいし、正孔輸送材料、電子輸送材料、添加剤(ドナー、アクセプター等)又は蛍光性のドーバント等が含有されていてもよいし、これらが高分子材料又は無機材料中に分散されていてもよい。

【0021】電荷輸送層は、1層であってもよいし、多層構造であってもよい。また、電荷輸送層として使用で

きる電荷輸送材料としては、有機EL用、有機光導電体の公知の電荷輸送材料が使用可能であるが、本発明は特にこれらに限定されるものではない。例えば、電荷輸送材料としては、正孔輸送材料（例えば、無機p型半導体材料、ポルフィリン化合物、N, N'-ビス-(3-メチルフェニル)-N, N'-ビス-(フェニル)-ベンジジン(TPD)、N, N'-ジ(ナフタレン-1-イル)-N, N'-ジフェニルベンジジン(NPD)等の芳香族第三級アミン化合物、ヒドラゾン化合物、キナクリドン化合物、スチリルアミン化合物等の低分子材料、ポリアニリン(PANI)、3, 4-ポリエチレンジオキシチオフェン/ポリスチレンサルフォネイト(P EDT/PSS)、ポリ[トリフェニルアミン誘導体](Poly-TPD)、ポリビニルカルバゾール(PVCz)等の高分子材料、ポリ(p-フェニレンビニレン)前駆体(Pre-PPV)、ポリ(p-ナフタレンビニレン)前駆体(Pre-PNV)等の高分子材料前駆体等)、電子輸送材料（例えば、無機n型半導体材料、オキサジアゾール誘導体、トリアゾール誘導体、チオピラジンジオキシド誘導体、ベンゾキノン誘導体、ナフトキノン誘導体、アントラキノン誘導体、ジフェノキノン誘導体、フルオレノン誘導体などの低分子材料、ポリ[オキサジアゾール誘導体](Poly-OXZ)等の高分子材料等)等が挙げられる。また電荷輸送層は、上記した電荷輸送材料のみから構成されてもよいし、添加剤等を含むもよいし、前記電荷輸送材料が高分子材料又は無機材料中に分散されていてもよい。

【0022】発光層及び/又は電荷輸送層は、スピンコーティング法、ディッピング法、ドクターブレード法等の塗布法、インクジェット法、スクリーン印刷法等の印刷法等のウェットプロセス又は蒸着法、真空蒸着法、レーザー転写法(特開平11-260549号公報)等のドライプロセスで形成することができる。

【0023】画素電極としては、特に限定されるものではなく、例えば、通常の従来の電極材料を用いることができ、通常、対向電極と対で、陽極又は陰極として用いることができる。例えば、陽極としては、仕事関数が高い(Au、Pt、Ni等)又は透明電極(ITO、IDIXO、SnO<sub>2</sub>等)を用いることができる。陰極としては仕事関数の低い金属(Ca、Al、Mg:Ag合金、Li:Al合金)又は薄膜の絶縁層と金属電極を組み合わせたもの(LiF/Al等)を用いることができる。画素電極は、EB、スパッタ、抵抗加熱蒸着法又はレーザー転写法等で形成することができる。また、フォトリソグラフ法等によりパターン化を行ってもよい。

【0024】画素電極は、画素電極側から発光を取り出す場合には、透明電極を用いることが好ましい。一方、画素電極側から発光を取り出さない場合には、遮光性を兼ね備えた遮光性画素電極51を用いることが好ましい。また、従来の画素電極と本発明の遮光性画素電極と

を組み合わせてもよい。ここで、遮光性画素電極としては、例えば、タンタル、炭素等の黒色電極、アルミニウム、銀、アルミニウム-リチウム合金等の反射電極等が挙げられる。

【0025】画素電極の膜厚は特に限定されるものではなく、表示装置の大きさ、性能、画素電極の材料等に応じて適宜調整することができる。特に、画素電極を遮光性画素電極として用いる場合には、十分な遮光性効果を得ることを考慮すると、100nm以上、さらに200nm以上の膜厚であることが好ましい。

【0026】対向電極は、上記したように、画素電極と対で、陽極もしくは陰極として用いることができる。つまり、対向電極を陽極として用いた場合は、画素電極は陰極となり、対向電極を陰極として用いた場合には、画素電極が陽極となる。また、対向電極側から発光を取り出す場合には、対向電極として透明電極を用いることが好ましい。対向電極は、EB、スパッタ、抵抗加熱蒸着法等で形成することが可能であるが、EL層への熱的ダメージを考慮すると、抵抗加熱蒸着法、レーザー転写法又はD.C.リアクティブスパッタ法が好ましい。

【0027】本発明の表示装置におけるEL素子は、さらに偏光板、封止膜又は封止基板等を備えていてもよい。偏光板としては、従来の直線偏光板と1/4入板を組み合わせたものであればよい。これにより、コントラストを向上させることが可能である。封止膜又は封止基板としては、従来から表示装置等の封止に用いられる材料、封止方法を用いることが可能である。例えば、窒素ガス、アルゴンガス等の不活性ガスをガラス、金属等で封止する方法、さらに不活性ガス中に酸化バリウム等の吸湿剤等を混入する方法等が挙げられる。また、対向電極上に樹脂を直接スピンコート又は貼り合わせて封止膜としてもよい。これにより、外部からの酸素、水分が素子内に混入するのを防止することが可能となり、寿命の向上に有効となる。

【0028】本発明の表示装置は、薄膜トランジスタ、コンデンサ、配線(信号線、走査線、共通線等)がEL素子を動作させることができるように接続されていれば、その接続方法はどのように行われていてもよい。例えば、1画素のEL素子を1つ又は2つの薄膜トランジスタのみで駆動し得るように、1つの薄膜トランジスタと1つのコンデンサとで駆動し得るように接続されていてもよいが、少なくとも2つの薄膜トランジスタと1つのコンデンサとで駆動し得るように接続されていることが好ましい。また、3以上の複数の薄膜トランジスタと1つのコンデンサで駆動し得るように接続されていてもよいし、2つ以上の薄膜トランジスタに2以上のコンデンサが組み合わせられていてもよい。具体的には、基板上に薄膜トランジスタが形成され、薄膜トランジスタを覆うように層間絶縁膜が形成され、さらに、薄膜トランジスタ上から基板上にわたって画素電極、EL層及び



対向電極から構成されるEし素子が形成され、薄膜トランジスタのドレイン領域の上の層間絶縁膜にコンタクトホールが形成され、このコンタクトホールを介して薄膜トランジスタと画素電極とが電気的に接続される方法が挙げられる。

【0029】本発明の表示装置においては、エレクトロルミネッセンス素子からの発光が薄膜トランジスタに達するのを防止するように遮光層が設けられている。ここで、発光が薄膜トランジスタに達するのを防止するように設けられているとは、そのような特性を有する材料を用い、そのように機能する位置に、そのような機能を有するサイズ又は形状で形成することを意味する。

【0030】例えば、遮光層は、Eし層における発光層の発光波長を吸収又は反射し得る層であることが好ましい。なお、吸収又は反射には、光の干渉（例えば、適切な膜厚の絶縁膜をアモルファスシリコン、ポリシリコン等で挟みアモルファスシリコン、ポリシリコン間で起こる干渉等）を利用して、結果的に吸収又は反射し得る層であってもよい。吸収及び反射の程度は、大きいほど好ましく、例えば、50%程度以上、70%程度以上、90%程度以上等が挙げられるが、本発明には、数%以上程度の光の吸収及び反射が実現できる場合も含まれる。特に、発光層の発光ピークの波長での透過率が30%程度以下、20%程度以下、さらに10%程度以下となるような層であることが好ましい。これにより、薄膜トランジスタ中の半導体層の特性の変化、劣化を効果的に抑制することが可能となる。また、遮光層は、Eし素子における発光層から薄膜トランジスタ中の半導体層に入射してくる光路上又はEし素子における発光層からの発光が画素電極又は対向電極に反射して薄膜トランジスタ中の半導体層に入射してくる光路上等に設けることが適当である。

【0031】具体的には、遮光層は、薄膜トランジスタの活性層とEし素子との間であって、活性層を被覆する位置に形成することが挙げられ、例えば、薄膜トランジスタ（活性層）の上部領域及び／又はその外周領域を被覆する絶縁膜、薄膜トランジスタを構成するゲート絶縁膜、薄膜トランジスタとエレクトロルミネッセンス層との間に配置される層間絶縁膜又は画素電極として形成することができる。これら遮光層は2種以上組み合わせてもよい。

【0032】絶縁膜、ゲート絶縁膜又は層間絶縁膜を遮光層として形成する場合には、黒色の無機絶縁膜、黒色顔料又は黒色染料を樹脂に分散した層により形成することが適当である。ここで、黒色の無機絶縁膜としては、例えば、ブラックマトリックス材料、 $\text{Ni}_x\text{Zn}_y\text{Fe}_z\text{O}_4$ 等が挙げられる。また、黒色顔料又は黒色染料を樹脂に分散した層としては、例えば、カーボンブラック、フタロシアニン、キナクロドン等の顔料又は染料をポリイミド等の樹脂に分散したもの、カラーレジスト等が挙

げられる。

【0033】これらの遮光層は、スパッタ、CVD、真空蒸着等のドライプロセス、スピンコート等のウェットプロセスにより形成することができ、フォトリソグラフィ法等によりパターンニングすることもできる。なお、絶縁膜、ゲート絶縁膜及び層間絶縁膜は、少なくとも1つが遮光層として形成されるものであれば、遮光層として形成されるもの以外は、通常の絶縁膜、ゲート絶縁膜又は層間絶縁膜として形成することができる。

【0034】ここで、絶縁膜としては、例えば、 $\text{SiO}_2$ 、 $\text{SiN}$  ( $\text{Si}_3\text{N}_4$ )、 $\text{TaO}$  ( $\text{Ta}_2\text{O}_5$ )等の無機材料、アクリル樹脂、レジスト材料等の有機材料等が挙げられる。また、層間絶縁膜としては、例えば、ポリイミド、PSG、BPSG、SOG、 $\text{SiO}_2$ 、 $\text{SiN}$  ( $\text{Si}_3\text{N}_4$ )等が挙げられる。層間絶縁膜は、絶縁膜と同様に形成、パターンニングすることができる。また、絶縁膜、ゲート絶縁膜及び層間絶縁膜は、それらの少なくとも1層が樹脂材料からなり、かつ薄膜トランジスタ及び／又は基板と樹脂材料からなる層との間、あるいは、画素電極と樹脂材料からなる層との間に無機絶縁膜が形成されていることが好ましい。樹脂材料及び無機絶縁膜としては、上記と同様のものが挙げられる。

【0035】本発明の表示装置は、上記遮光層のほかに、さらに、外光が薄膜トランジスタに達するのを防止するように他の遮光層が設けられていることが適当である。ここで、外光が薄膜トランジスタに達するのを防止するように設けられているとは、そのような特性を有する材料を用い、そのように機能する位置に、そのような機能を有するサイズ又は形状で形成することを意味する。例えば、遮光層は、薄膜トランジスタの下部領域又は下部領域とその外周領域とに配置されることが挙げられる。この場合の遮光層の材料、形成方法等は、上記と同様のものが挙げられる。

【0036】本発明の表示装置においては、コンデンサが形成されている。コンデンサは、通常2つの電極間に絶縁膜が挟持された素子であれば、通常用いられているようなものでも使用することができる。また、本発明の表示装置においては、通常の発光素子の構成と同様に、信号線、走査線、共通線、第1駆動電極、第2駆動電極線等が形成されているが、これらは、例えば、 $\text{Ta}$ 、 $\text{Al}$ 、 $\text{Cu}$ 等の金属等で形成することができる。以下、本発明のアクティブマトリックス駆動型自発光表示装置及びその製造方法の実施の形態を図面を参照して説明する。

#### 【0037】実施の形態1

この実施の形態のアクティブマトリックス駆動型自発光表示装置は、図1～3に示したように、画素毎に、基板1上に、スイッチング用薄膜トランジスタ211と、電流制御用薄膜トランジスタ212と、Eし素子8とを有して構成されている。

【0038】薄膜トランジスタ211は、基板1上に形成された活性層9と、活性層9上に遮光性ゲート絶縁膜31を介して配置されたゲート電極11とから構成されている。なお、薄膜トランジスタ211及びその周辺が被覆されるように、薄膜トランジスタ211上に遮光性層間絶縁膜41が形成されており、さらに薄膜トランジスタ211上であって層間絶縁膜41上には、絶縁膜12が形成されている。層間絶縁膜41及びゲート絶縁膜31は、遮光層として機能する材料により形成されている。

【0039】EL素子8は、コンタクトホール10を介して、電流制御用薄膜トランジスタ212の活性層9と接続され、画素を被う画素電極5と、画素電極5上に形成された少なくとも1層の発光層からなるEL層6と、EL層6上に形成された対向電極7とから構成される。なお、図1〜3において、20は走査線、21は信号線、22は共通線、24はコンデンサを示す。

【0040】この装置は、基板1側から発光光を取り出すことができ、信号線（第1駆動線）及び走査線（第2駆動線）に信号パルスを入力することにより薄膜トランジスタをスイッチ動作させ、この薄膜トランジスタに電氣的に結合している単位画素中の有機EL素子を発光又は発光停止させて、動画及び静止画の画像表示を行うことができる。

【0041】実施の形態2

この実施の形態のアクティブマトリックス駆動型自発光表示装置は、図4〜6に示したように、層間絶縁膜及びゲート絶縁膜として、通常の遮光性をもたない材料により形成され、かつ、絶縁膜12が、遮光層として機能する絶縁膜121で構成した以外、実質的に実施の形態1の構造と同じである。

【0042】実施の形態3

この実施の形態のアクティブマトリックス駆動型自発光表示装置は、図7〜9に示したように、基板1側からの外光がスイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212に入射することを防止する目的で基板1上であって、これら薄膜トランジスタ211、212を形成する領域に遮光層15を形成するとともに、遮光層15の平坦化のために、遮光層15が形成された基板1上に透明絶縁膜16が形成され、EL層6が、正孔輸送層61と赤色発光層62とで構成され、基板1のEL層6に対する反対側の表面にコントラストを向上させる目的で偏光板19が設けられ、さらに、対向電極7上に不活性ガス層17を介して封止基板18が設けられている以外は、実質的に実施の形態2の構造と同じである。この自発光表示装置は、以下のように製造することができる。

【0043】まず、ガラスからなる基板1（膜厚：1.1mm（±10%）、抵抗値： $>10^{14}\Omega\cdot\text{cm}$ 、含水率：0%、ガス透過性：0%、歪点：667℃）上に、

遮光層15としてタンタル膜を膜厚0.6 $\mu\text{m}$ となるようにスパッタリングによって成膜する。その後、フォトリソグラフ法によってタンタル膜をパターンニングする。この遮光層15の可視光領域での透過率は4%以下であった。この遮光層15により外光がTFTの活性層9に入射するのを防止できる。

【0044】次に、ポリカーボネート樹脂からなる透明絶縁膜16を膜厚2 $\mu\text{m}$ となるようにスピンコート法により成膜する。続いて、透明絶縁膜16上のTFTの活性層9が形成される部分にのみ $\text{SiO}_2$ 膜を50nm形成する。得られた基板1上に、LP-CVD法によって $\text{Si}_2\text{H}_6$ を分解させ、膜厚50nmの $\alpha\text{-Si}$ 膜を成膜し、その後、エキシマレーザアニールにより $\alpha\text{-Si}$ を多結晶化し、ポリシリコン膜を形成する。次に、ポリシリコン膜を所定の形状にパターンニングして、チャンネル、ソース/ドレインが形成される活性層9を形成する。

【0045】活性層9を含む基板1上に、膜厚50nmの $\text{SiO}_2$ 膜からなる第1のゲート絶縁膜を形成し、その上に、第2のゲート絶縁膜31として、スピンコート法により銅フタロシアニンを光感光性ポリアミドに分散した樹脂膜を膜厚100nmで形成し、フォトリソグラフ法により所定の形状にパターン化する。このゲート絶縁膜31は、銅フタロシアニンが620nmで強い吸収ピークをもつことから、オレンジ色から赤色を吸収する遮光層として機能する。後述する発光層の発光ピーク610nmでのこのゲート絶縁膜31の透過率は10%であった。

【0046】次いで、A1膜をスパッタリングにより成膜し、パターンニングしてゲート電極11を形成する。また、コンデンサ24の下部電極を同時に形成した。この後、ゲート電極11側面を陽極酸化し、オフセット部を形成した後、イオンドーピング法により活性層9にリンを高濃度にドーピングしてソース/ドレインを形成した。走査線20を形成した後、得られた基板1上全面に、層間絶縁膜41として、銅フタロシアニンを光感光性ポリアミドに分散した樹脂膜を膜厚300nmで形成し、その上に $\text{SiO}_2$ 膜50nm形成する。この層間絶縁膜をフォトリソグラフ法により所定の形状にパターン化する。後述する発光層の発光ピーク610nmでのこの層間絶縁膜の透過率は4%であった。

【0047】層間絶縁膜41にコンタクトホール10を開口し、ソース電極13、ドレイン電極、共通電極を形成し、さらにコンデンサの上部電極を形成し、低温プロセスにてスイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212を形成した。得られた基板1上に、コンタクトホール10を介してドレイン電極と電氣的に接続するように、ITO膜をスパッタ法により膜厚150nmになるように成膜した。ここで、スパッタ時において、基板温度を300℃とした。ITO

膜をバターニングして、画素電極5を形成した。成膜した画素電極5は、面抵抗： $<10\Omega/\square$ 、透過率： $>87\%$ （ $550\text{nm}$ ）、平坦性： $\pm 2\%$ であった。

【0048】次に、絶縁膜121として、 $\text{SiO}_2$ 膜を $50\text{nm}$ 、その上に第1層間絶縁膜14と同一の銅フタロシアニンをポリアミドに分散した樹脂膜をスピンコート法により膜厚 $300\text{nm}$ の絶縁膜121を形成した。この絶縁膜121を、フォトリソグラフ法により、TFT上部にのみ残るようにバターニングした。後述する発光層の発光ピーク $610\text{nm}$ でのこの絶縁膜121の透過率は $4\%$ であった。次いで、PANI（ポリアニリン）-CSA（ショウノウスルホン酸）溶液を用い、スピンコート法により、画素電極5が形成されたガラスの基板1上に $50\text{nm}$ の正孔輸送層61を形成した。

【0049】その上に、発光材料としてMEH-PPV 1gとレベリング剤としてKF96L-1（信越シリコン社製）0.0001gを $100\text{ml}$ のトリメチルベンゼン溶媒に溶かし、赤色発光層形成用塗液とし、市販の凸版印刷機を用いて、赤色発光層形成用塗液を正孔輸送層61上に転写し、赤色発光層62を形成した。ここで転写基板としてはAPR（ショアA硬度 55）を用いた。また、印圧を $0.1\text{mm}$ とした。印刷装置としては、アニロックスロールとして $300\text{線}/\text{inch}$ のものを用いた。さらに、Ca膜を $50\text{nm}$ 、その上にAl膜を $200\text{nm}$ 、真空蒸着法によりマスク蒸着し、対向電極7とした。

【0050】続いて、窒素ガス中でガラスからなる封止基板18を、UV硬化型樹脂を用いて得られた基板1に貼り合わせた。また、基板1上にコントラストを向上させる目的で、偏光板19を貼り合わせた。このようにして形成されたアクティブ駆動型発光表示装置の信号線に電源を接続し、走査線に順次走査信号を印加することにより、全画素から、発光ムラのない発光が観測された。また、暗室で $100$ 時間の連続駆動を行ってもクロストークは現れなかった。さらに、 $300\text{lux}$ の蛍光灯下で $100$ 時間放置した後、発光特性を評価してもクロストークは現れなかった。

#### 【0051】実施の形態4

この実施の形態のアクティブマトリックス駆動型自発光表示装置は、図10～13に示したように、スイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212上を平坦化するために、画素電極5下に透明絶縁膜16を形成するとともに、表面が平坦な絶縁膜121を形成する以外は、実施の形態3の構造と実質的に同じである。この自発光表示装置は、以下のように製造することができる。

【0052】層間絶縁膜41として銅フタロシアニンを光感光性ポリアミドに分散した樹脂膜 $300\text{nm}$ で形成した以外は、実施の形態3と同様に、基板1上にスイッチング用薄膜トランジスタ211及び電流制御用薄膜ト

ランジスタ212を形成した。続いて、得られた基板1上に、透明絶縁膜16として、スピンオンガラスをスピンコート法で $4\mu\text{m}$ 形成する。次に、コンタクトホール10を開口し、Ag膜を $4\mu\text{m}$ スパッタにより成膜して、次に全体を $5\mu\text{m}$ の厚み分研磨することにより、遮光性絶縁膜、透明絶縁膜、コンタクトホールを含めて平坦化を行う。その上にコンタクトホール10を介してドレイン電極と電氣的に接続するようにITOをスパッタ法により膜厚 $150\text{nm}$ になるように成膜した。ここで、スパッタ時において、基板温度を $300^\circ\text{C}$ とした。その後、エッチングして画素電極5とした。成膜した透明電極は、面抵抗： $<10\Omega/\square$ 、透過率： $>87\%$ （ $550\text{nm}$ ）、平坦性： $\pm 2\%$ であった。

【0053】次に、画素電極間に、 $\text{SiO}_2$ からなる台形の絶縁膜12を成膜する。これにより画素電極のエッジ部での電界集中による素子の劣化を防止することが可能となる。その後、実施の形態3と同様に、EL素子8、不活性ガス層17、封止基板18を基板1に貼り合わせ、さらに、偏光板19を貼り合わせた。このようにして形成されたアクティブ駆動型発光表示装置の信号線に電源を接続し、走査線に順次走査信号を印加することにより、全画素から、発光ムラのない発光が観測された。また、暗室で $100$ 時間の連続駆動を行ってもクロストークは現れなかった。さらに、 $300\text{lux}$ の蛍光灯下で $100$ 時間放置した後、発光特性を評価してもクロストークは現れなかった。

#### 【0054】実施の形態5

この実施の形態のアクティブマトリックス駆動型自発光表示装置は、図13～15に示したように、画素毎に、基板1上に、スイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212とEL素子8とを有して構成されている。スイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212は、実施の形態1と実質的に同じ構成である。基板1上に形成された活性層9と、活性層9上にゲート絶縁膜3を介して配置されたゲート電極11とから構成されている。なお、スイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212を含む基板1上には、層間絶縁膜4及び遮光層として機能する材料からなる絶縁膜121が形成され、その表面が平坦化されている。EL素子8は、実施の形態1と実質的に同じ構成である。なお、このアクティブマトリックス駆動型自発光表示装置は、基板の逆側から発光を取り出すことができる。

#### 【0055】実施の形態6

この実施の形態のアクティブマトリックス駆動型自発光表示装置は、図16～18に示したように、基板1として、外光がスイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212に入射することを防止する目的で遮光性基板111を用い、ゲート絶縁膜31、層間絶縁膜41が遮光層として機能する材料により

形成され、TFT 2上に形成された絶縁膜12が遮光層として機能しない絶縁膜により形成されている以外は、実質的に実施の形態5の構造と同じである。

#### 【0056】実施の形態7

この実施の形態のアクティブマトリックス駆動型自発光表示装置は、図19～21に示したように、基板として、外光がスイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212に入射することを防止する目的で遮光性基板111を用い、EL層6が、正孔輸送層61と赤色発光層62とで構成され、さらに、対向電極7上に封止基板18が設けられている以外は、実質的に実施の形態5の構造と同じである。この自発光表示装置は、以下のように製造することができる。

【0057】遮光性基板111として、アルミナ基板（膜厚：2.0mm（±3.0%）、抵抗値： $>10^{14} \Omega \cdot \text{cm}$ 、含水率：0%、ガス透過性：0%、軟化点：1400℃）を用いた。この遮光性基板111の可視光領域での透過率は0%以下であった。この遮光性基板111上に、 $\text{SiH}_4$ の分解によるLP-CVD法により、膜厚50nmの $\alpha\text{-Si}$ 膜を成膜し、固相成長法により $\alpha\text{-Si}$ を多結晶化してポリシリコン膜を形成する。次に、ポリシリコン膜を所定の形状にパターニングして、チャンネル、ソース/ドレインが形成される活性層9を形成する。続いて、得られた基板上にポリシリコン膜を形成し、このポリシリコン膜を1000℃以上で熱酸化して膜厚100nmの $\text{SiO}_2$ 膜とし、ゲート絶縁膜3を形成する。

【0058】この後、Al膜をスパッタリングで成膜し、パターニングしてゲート電極11をする。また、コンデンサの下部電極を同時に形成する。次いで、ゲート電極11側面を陽極酸化し、オフセット部を形成した後、イオンドーピング法により活性層9にリンを高濃度にドーピングしてソース/ドレインを形成する。走査線20を形成した後、得られた基板1上全面に、層間絶縁膜4として、 $\text{SiO}_2$ 膜を膜厚300nmで形成する。

【0059】層間絶縁膜4にコンタクトホール10を開口し、ソース電極13、ドレイン電極、共通電極を形成し、さらにコンデンサの上部電極を形成し、高温プロセスにてスイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212を形成した。得られた基板111上全面に、遮光性絶縁膜121として、 $\text{Ni}_{0.7}\text{Zn}_{0.3}\text{Fe}_2\text{O}_4$ ターゲットを用いてスパッタ法により無機黒色絶縁膜を2 $\mu\text{m}$ の膜厚になるように成膜する。この遮光性絶縁膜121の可視光領域での透過率は2%以下であった。

【0060】次に、ドレイン電極と電気的に接続できるようにフォトリソグラフィ法により、遮光性絶縁膜121に、画素の中央部においてコンタクトホール10を形成した。これにより画素に均等に電流を供給することができる。次いで、この遮光性絶縁膜121上に、アルミ

ニウム膜を膜厚3 $\mu\text{m}$ でスパッタ法により成膜し、続いて、これを4 $\mu\text{m}$ の厚み分研磨することで遮光性絶縁膜121とコンタクトホール10を含めて平坦化する。

【0061】得られた基板111上に、コンタクトホール10を介してドレイン電極と電気的に接続するように、ITO膜をスパッタ法により膜厚150nmになるように成膜した。ここで、スパッタ時において、基板温度を300℃とした。ITO膜をパターニングして、画素電極5を形成した。成膜した画素電極5は、面抵抗： $<10 \Omega/\square$ 、平坦性： $\pm 2\%$ であった。

【0062】次に、画素電極5間に、 $\text{SiO}_2$ からなるテーパー状の絶縁膜12を成膜する。これにより画素電極のエッジ部での電界集中による素子の劣化を防止することが可能となる。画素電極5上に、NPDを抵抗加熱蒸着法により50nmの膜厚になるように成膜し、正孔輸送層61を形成した。正孔輸送層61上に、赤色転写基板を貼り付け、13WのYAGレーザーで所望の位置を走査して、赤色転写基板の赤色発光層をパターン転写した。同様にして緑色発光層、青色発光層をパターン転写して発光層62を形成した。

【0063】なお、赤色転写基板は、まず、0.1mm膜厚のポリエチレンテレフタレートフィルムからなるベースフィルムに、レーザー光を熱に変換する層としてカーボン粒子を混合した熱硬化型エポキシ樹脂を5 $\mu\text{m}$ の膜厚でコーティングして室温硬化し、その上に、熱伝播及び剥離層として、ポリ $\alpha$ メチルスチレン膜を1 $\mu\text{m}$ の膜厚でコーティングし、さらに赤色発光層としてAlq<sub>3</sub>とDCM2とを共蒸着により膜厚が70nmになるように成膜することにより作製した。

【0064】また、緑色転写基板は、上記と同じベースフィルムに、レーザー光を熱に変換する層としてカーボン粒子を混合した熱硬化型エポキシ樹脂を5 $\mu\text{m}$ の膜厚コーティングして室温硬化し、その上に、熱伝播及び剥離層として、ポリ $\alpha$ メチルスチレン膜を1 $\mu\text{m}$ の膜厚でコーティングし、さらに緑色発光層としてAlq<sub>3</sub>を共蒸着により膜厚が70nmになるように成膜することにより作製した。さらに、青色転写基板は、上記と同じベースフィルムに、レーザー光を熱に変換する層としてカーボン粒子を混合した熱硬化型エポキシ樹脂を5 $\mu\text{m}$ の膜厚コーティングして室温硬化し、その上に、熱伝播及び剥離層として、ポリ $\alpha$ メチルスチレン膜を1 $\mu\text{m}$ の膜厚でコーティングし、さらに青色発光層としてDPVB<sub>i</sub>を共蒸着により膜厚が70nmになるように成膜することにより作製した。

【0065】次いで、AlとLiとを共蒸着により50nmの膜厚になるように成膜し、半透明の対向電極7を形成する。対向電極7上全面に、エポキシ樹脂を膜厚が1 $\mu\text{m}$ になるようにスピコートして封止基板18を形成した。このようにして形成されたアクティブ駆動型発光表示装置の信号線に電源を接続し、走査線に順次走査

信号を印加することにより、全画素から、発光ムラのない発光が観測された。また、暗室で100時間の連続駆動を行ってもクロストークは現れなかった。さらに、3001uxの蛍光灯下で100時間放置した後、発光特性を評価してもクロストークは現れなかった。

#### 【0066】実施の形態8

この実施の形態のアクティブマトリックス駆動型自発光表示装置は、図22～24に示したように、遮光性基板111上に絶縁膜12を介してスイッチング用薄膜トランジスタ211及び電流制御用薄膜トランジスタ212が形成され、層間絶縁膜4上に平坦化のために絶縁膜12が形成され、EL層が発光層62上に正孔輸送層61が形成されて構成され、さらに、画素電極5の下に遮光性画素電極51が設けられている以外は、実質的に実施の形態7の構造と同じである。この自発光表示装置は、以下のように製造することができる。

【0067】遮光性基板111としてアルミニウム基板（膜厚：1.2mm(±5.0%)、抵抗値： $2.7 \times 10^{-6} \Omega \cdot \text{cm}$ 、含水率：0%、ガス透過性：0%、軟化点：660℃）を用いた。この遮光性基板111表面を陽極酸化することで $\text{Al}_2\text{O}_3$ からなる絶縁膜12（膜厚：150nm(±5.0%)、抵抗値： $>10^{14} \Omega \cdot \text{cm}$ 、軟化点：1400℃）を形成する。得られた遮光性基板111上に、実施の形態7と同様に、TFT2を形成した。

【0068】次に、絶縁膜12として、得られた遮光性基板111上全面に、アクリル系感光樹脂をスピンコートにより2μmの膜厚で、さらにその上に、スパッタ法により膜厚1μmの $\text{SiO}_2$ 膜を形成する。この絶縁膜12に、ドレイン電極と電気的に接続できるようにフォトリソグラフィ法によりコンタクトホール10を画素の中央部において形成した。これにより画素に均等に電流を供給することができる。

【0069】続いて、得られた遮光性基板111上に、遮光性画素電極51として銀膜をスパッタ法により5μmの膜厚になるように成膜し、これを4μmの膜厚分研磨して、遮光性画素電極51を平坦化する。その上に、画素電極5として、カルシウムを抵抗加熱蒸着法により膜厚20nm蒸着し、パターニングする。ここで、遮光性画素電極51の可視光領域での透過率は3%以下であった。

【0070】次に、画素電極5間に、 $\text{SiO}_2$ からなるテーパー状の絶縁膜12を成膜する。画素電極5上に、赤色転写基板を貼り付け、13WのYAGレーザーで所望の位置を走査して、赤色転写基板の赤色発光層をパターン転写し、これと同様にして緑色発光層、青色発光層をパターン転写して発光層を形成する。これにより、Ca画素電極のような、溶媒と反応する電極上にも高分子発光材料からなる発光層62を形成することが可能となる。続いて、発光層62上に、正孔輸送層転写基板を貼

り付け、13WのYAGレーザーで所望の位置を走査して、正孔輸送層61をパターン転写する。

【0071】なお、赤色転写基板は、実施の形態7と同様の熱伝播及び剥離層が形成されたベースフィルムに、赤色発光層を、MEH-PPVをクロロホルム溶液を用いて塗布、乾燥して、膜厚が70nmになるように形成し、真空下、80℃で、1時間ベークすることにより作製した。ここで、MEH-PPVの耐熱温度は180℃であった。ただし、耐熱温度とは、該当の材料を用いて素子を作製する際に、乾燥の目的で加熱したときに素子の電気的特性が悪化しない温度である。

【0072】緑色転写基板は、上記と同様の熱伝播及び剥離層が形成されたベースフィルムに、緑色発光層を、PPVを、クロロホルム溶液を用いて塗布、乾燥して、膜厚が70nmになるように形成し、真空下、80℃で、1時間ベークすることにより作製した。ここで、PPVの耐熱温度は240℃であった。青色転写基板は、上記と同様の熱伝播及び剥離層が形成されたベースフィルムに、青色発光層を、PDAFを、キシレン溶液を用いて塗布、乾燥して、膜厚が70nmになるように形成し、真空下、80℃で、1時間ベークすることにより作製した。ここで、PFOの耐熱温度は140℃であった。正孔輸送層転写基板は、上記と同様の熱伝播及び剥離層が形成されたベースフィルムに、赤色発光層を、PEDT/PSS水溶液を用いて塗布、乾燥して膜厚が50nmになるように形成し、真空下、80℃で、1時間ベークすることにより作製した。ここで、PEDT/PSSの耐熱温度は200℃であった。

【0073】次に、100℃で10分ベークを行う。続いて、ITO膜を全面に150nmの膜厚になるようにアクティブガスコントロール機能付きD.C.リアクティブスパッタ法で成膜して対向電極7を形成する。このスパッタ法は、ITO膜形成時の温度を100℃以下（用いた有機材料の耐熱温度以下）に抑えたままで低抵抗のITO膜を形成することが可能なため、有機層EL層6へのダメージを防止することができる。成膜した対向電極7は、面抵抗： $<15 \Omega/\square$ 、透過率： $>80\%$ （550nm）、平坦性： $\pm 2\%$ であった。この対向電極7上全面に、エポキシ樹脂をスピンコートして膜厚が1μmの封止基板18を形成し、この封止基板18上に偏光板19を形成した。

【0074】このようにして形成されたアクティブ駆動型発光表示装置の信号線に電源を接続し、走査線に順次走査信号を印加することにより、全画素から、発光ムラのない発光が観測された。また、暗室で100時間の連続駆動を行ってもクロストークは現れなかった。さらに、3001uxの蛍光灯下で100時間放置した後、発光特性を評価してもクロストークは現れなかった。

#### 【0075】実施の形態9（駆動回路）

実施の形態1～8のアクティブマトリックス駆動型自発

光表示装置は、図25に示したような回路構成として形成した。図25では、1画素のEL素子8を駆動するために、2つのTFT23と1つのコンデンサ24とが組み合わされており、これらTFT23及びコンデンサ24が、それぞれ走査線20、信号線21及び共通線22に接続されている。

【0076】実施の形態10（駆動回路）

実施の形態1～8のアクティブマトリックス駆動型自発光表示装置は、図26に示したような回路構成として形成した。図26では、1画素のEL素子8を駆動するために、4つのTFT23と2つのコンデンサ24とが組み合わされており、これらTFT23及びコンデンサ24が、それぞれ走査線20、信号線21、共通線22、第1駆動線25及び第2駆動線26に接続されている。

【0077】

【発明の効果】本発明によれば、EL素子からの発光が薄膜トランジスタに達するのを防止するように遮光層が設けられているため、アクティブマトリックス駆動に用いる薄膜トランジスタにEL素子からの光が入射することにより、薄膜トランジスタを構成する活性層に用いる半導体層の電気的特性が変化又は劣化することを防止できる。その結果、これに起因するリーク電流の増加によって発生する画素の変化、クロストーク、消費電力の増加等の問題を回避することが可能となる。

【0078】特に、遮光層が、少なくともエレクトロルミネッセンス層中の発光層の発光波長を吸収又は反射し得る層である場合、薄膜トランジスタの活性層とEL素子との間であって、活性層を被覆する位置に設けられている場合には、効果的に薄膜トランジスタへのEL素子からの発光光の入射を防止することが可能となる。また、遮光層が、薄膜トランジスタの上部領域及び／又はその外周領域を被覆する絶縁膜として形成されてなる場合には、薄膜トランジスタの特性の変化及び劣化を防止することができるとともに、開口率を考慮することなく薄膜トランジスタを複数個の配置することができ、レイアウト等の自由度を向上させることができる。

【0079】さらに、遮光層が、薄膜トランジスタを構成するゲート絶縁膜、薄膜トランジスタとエレクトロルミネッセンス層との間に配置される層間絶縁膜、画素電極として形成されてなる場合には、遮光層を別途設けることなく、効果的に薄膜トランジスタへのEL素子からの発光光の入射を防止することが可能となる。特に、遮光層が、黒色の無機絶縁膜、あるいは黒色顔料又は黒色染料を樹脂に分散した層により形成されてなる場合には、発光光の透過率を十分に抑制することが可能となる。

【0080】また、遮光層が、さらに、外光が薄膜トランジスタに達するのを防止するように設けられている場合、特に、薄膜トランジスタの下部領域又は該下部領域

とその外周領域とに配置されてなる場合には、外光に起因する半導体層の特性の変化及び劣化を防止することが可能となり、一層特性のよい薄膜と閾ジスタを有する表示装置を提供することが可能となる。さらに、基板が、セラミック基板、金属基板上に絶縁物を被覆した基板又は金属基板の表面を絶縁処理した基板である場合には、外光の入射防止のための遮光層を別途設けることなく、効果的に外光の入射を防止することが可能となる。しかも、石英などの高価な基板を用いることなく、高温プロセスによっても薄膜トランジスタを形成することが可能となる。

【0081】また、絶縁膜、ゲート絶縁膜及び層間絶縁膜の少なくとも1層が樹脂材料からなり、かつ薄膜トランジスタ及び／又は基板と前記樹脂材料からなる層との間に、あるいは画素電極と前記樹脂材料からなる層との間に無機絶縁膜が形成されている場合には、樹脂材料に含有されている水分に起因する薄膜トランジスタ及び画素電極の劣化を防止することが可能となる。さらに、本発明のアクティブマトリックス駆動型自発光表示装置の製造方法によれば、エレクトロルミネッセンス層を構成する少なくとも1層の発光層を、蒸着法、レーザー転写法又は印刷法で形成するため、発光層をパターン化して形成することが可能となり、フルカラーディスプレイを安価、かつ簡便に製造することが可能となる。

【図面の簡単な説明】

【図1】本発明のアクティブマトリックス駆動型自発光表示装置の第1の実施の形態を示す要部の概略平面図である。

【図2】図1のA-A'線断面図である。

【図3】図1のB-B'線断面図である。

【図4】本発明のアクティブマトリックス駆動型自発光表示装置の第2の実施の形態を示す要部の概略平面図である。

【図5】図4のA-A'線断面図である。

【図6】図4のB-B'線断面図である。

【図7】本発明のアクティブマトリックス駆動型自発光表示装置の第3の実施の形態を示す要部の概略平面図である。

【図8】図7のA-A'線断面図である。

【図9】図7のB-B'線断面図である。

【図10】本発明のアクティブマトリックス駆動型自発光表示装置の第4の実施の形態を示す要部の概略平面図である。

【図11】図10のA-A'線断面図である。

【図12】図10のB-B'線断面図である。

【図13】本発明のアクティブマトリックス駆動型自発光表示装置の第5の実施の形態を示す要部の概略平面図である。

【図14】図13のA-A'線断面図である。

【図15】図13のB-B'線断面図である。



【図16】本発明のアクティブマトリクス駆動型自発光表示装置の第6の実施の形態を示す要部の概略平面図である。

【図17】図16のA-A'線断面図である。

【図18】図16のB-B'線断面図である。

【図19】本発明のアクティブマトリクス駆動型自発光表示装置の第7の実施の形態を示す要部の概略平面図である。

【図20】図19のA-A'線断面図である。

【図21】図19のB-B'線断面図である。

【図22】本発明のアクティブマトリクス駆動型自発光表示装置の第8の実施の形態を示す要部の概略平面図である。

【図23】図22のA-A'線断面図である。

【図24】図22のB-B'線断面図である。

【図25】本発明のアクティブマトリクス駆動型自発光表示装置の等価回路図である。

【図26】本発明のアクティブマトリクス駆動型自発光表示装置の等価回路図である。

【図27】従来のアクティブマトリクス駆動型自発光表示装置の要部の概略平面図である。

【図28】図27のA-A'線断面図である。

【図29】図27のB-B'線断面図である。

【図30】従来の別のアクティブマトリクス駆動型自発光表示装置の要部の概略平面図である。

【図31】図30のA-A'線断面図である。

【図32】図30のB-B'線断面図である。

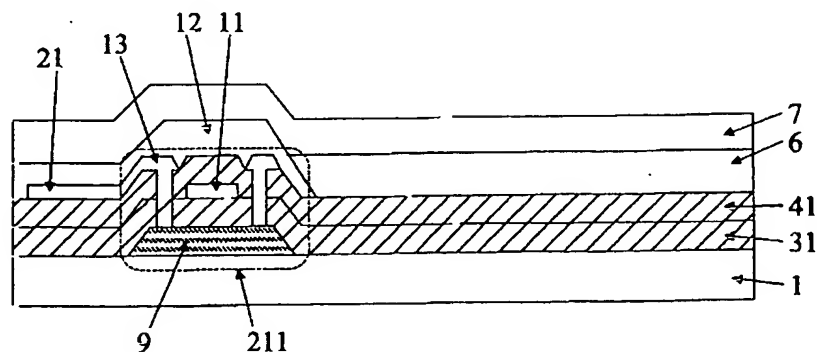
【符号の説明】

- 1 基板
- 3 ゲート絶縁膜
- 4 層間絶縁膜

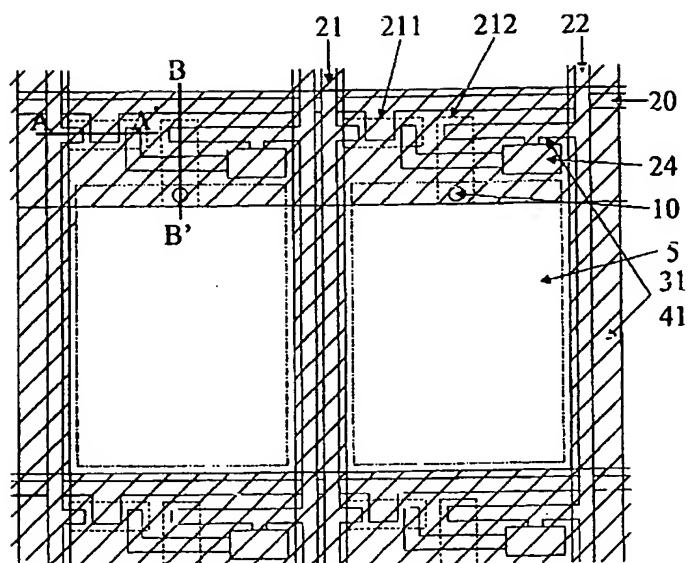
- 5 画素電極
- 6 EL層
- 7 対向電極
- 8 EL素子
- 9 半導体層（活性層）
- 10 コンタクトホール
- 11 ゲート電極
- 12 絶縁膜
- 13 ソース電極
- 15 遮光層
- 16 透明絶縁膜
- 17 不活性ガス
- 18 封止基板（封止膜）
- 19 偏光板
- 20 走査線
- 21 信号線
- 22 共通線
- 23 薄膜トランジスタ
- 24 コンデンサ
- 25 第1駆動線
- 26 第2駆動線
- 31 遮光性ゲート絶縁膜
- 41 遮光性層間絶縁膜
- 51 遮光性画素電極
- 61 正孔輸送層
- 62 発光層
- 111 遮光性基板
- 121 遮光性絶縁膜
- 211 スイッチング用薄膜トランジスタ
- 212 電流制御用薄膜トランジスタ

【図2】

断面A-A'

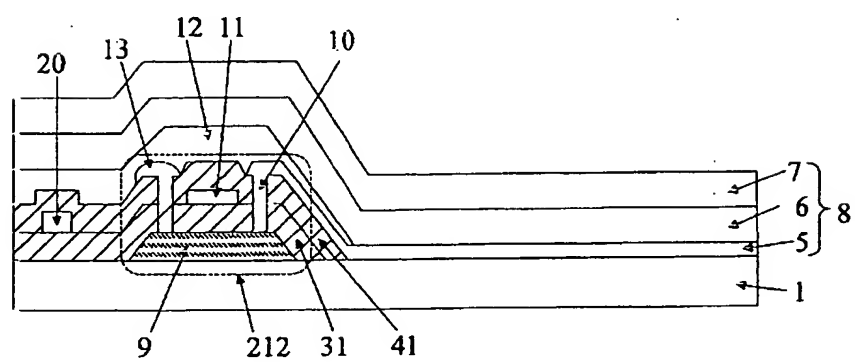


【図1】



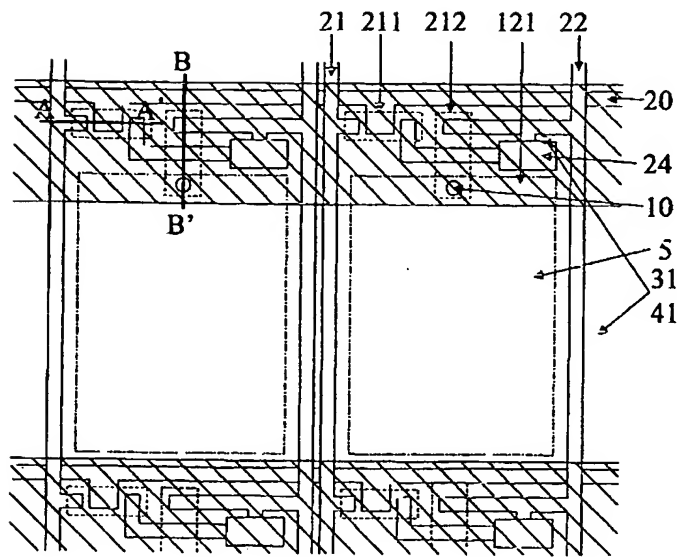
【図3】

断面B-B'



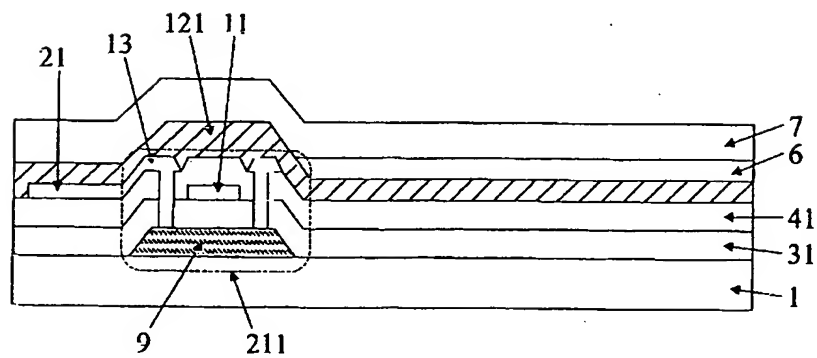


【図4】



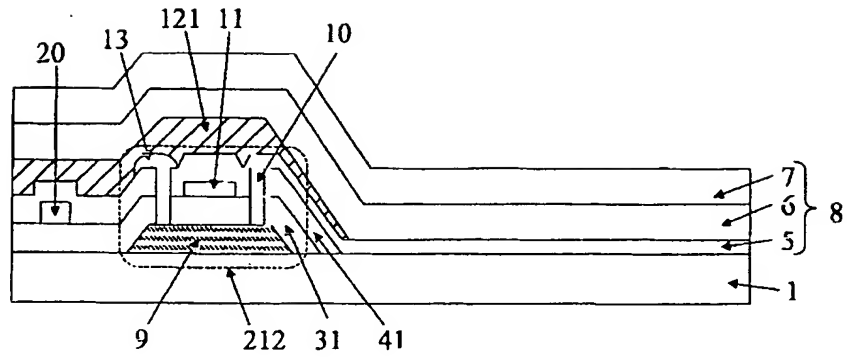
【図5】

断面A-A'

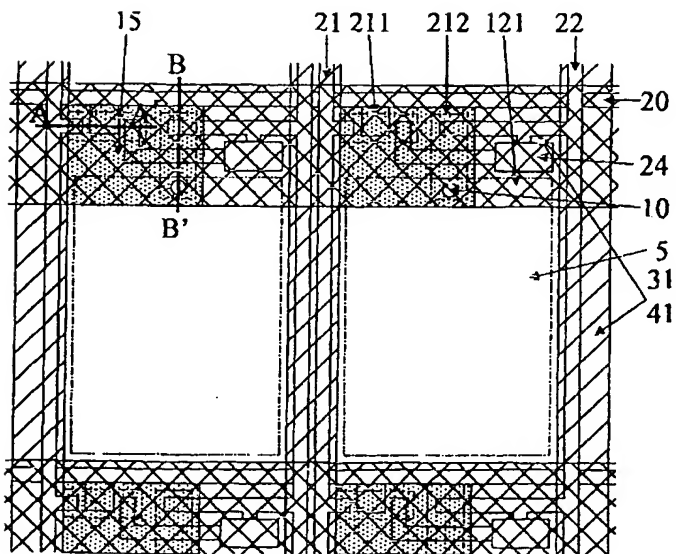


【図6】

断面B-B'

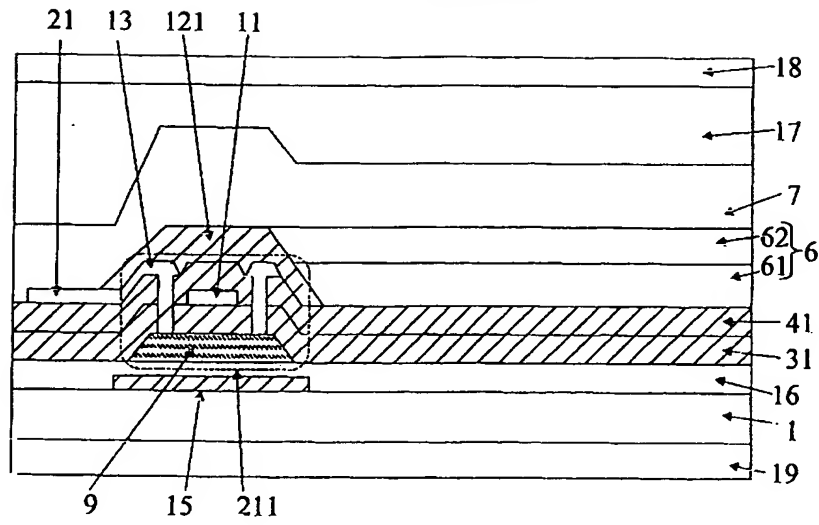


【図7】



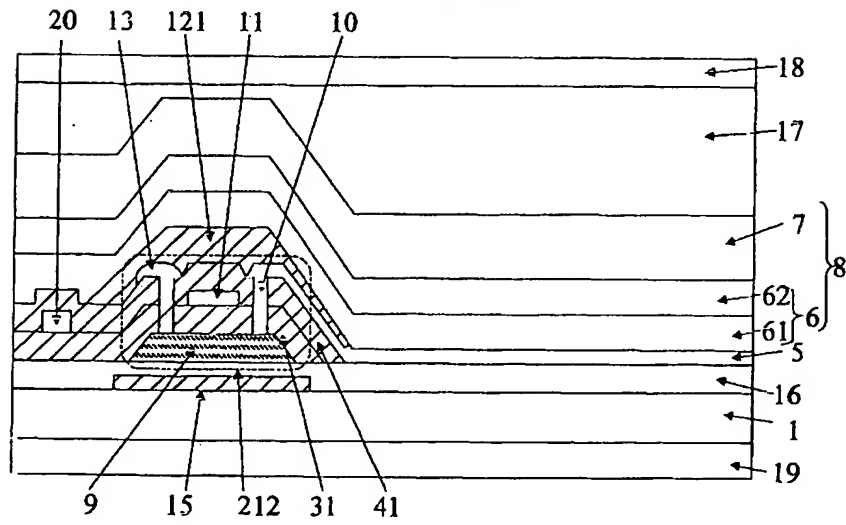
【図8】

断面A-A'

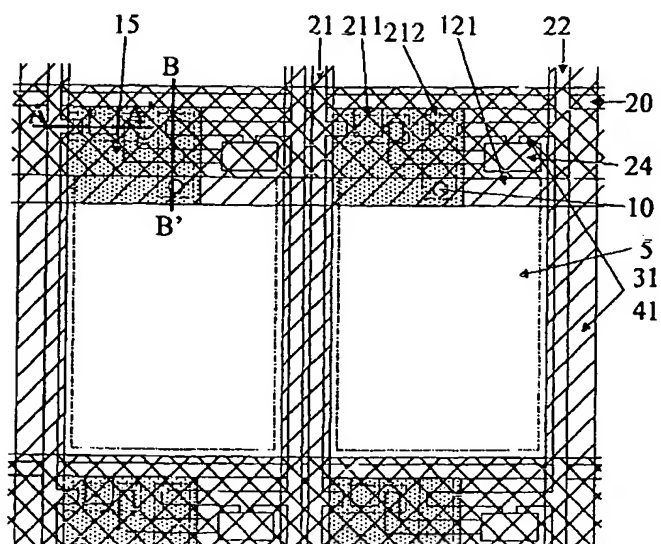


【図9】

断面B-B'

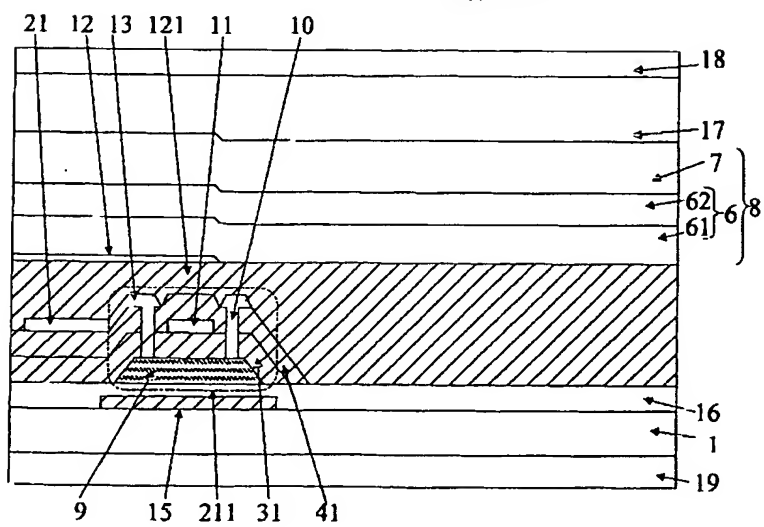


【図10】

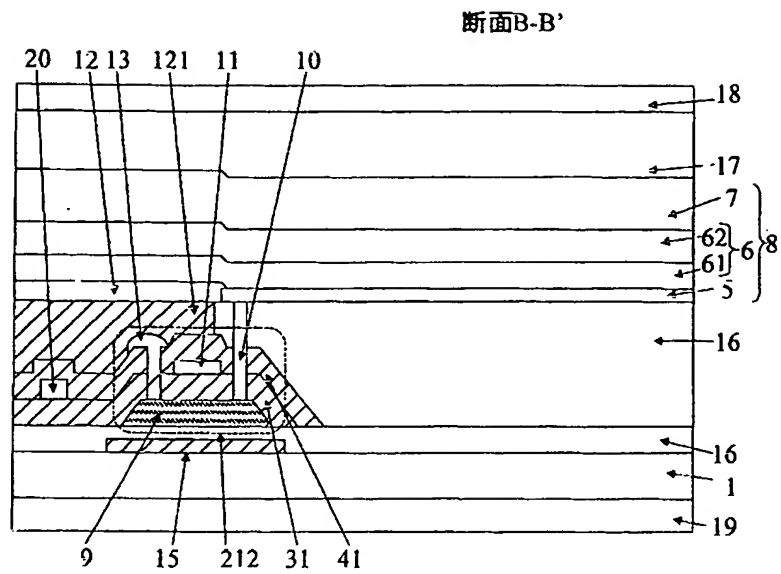


【図11】

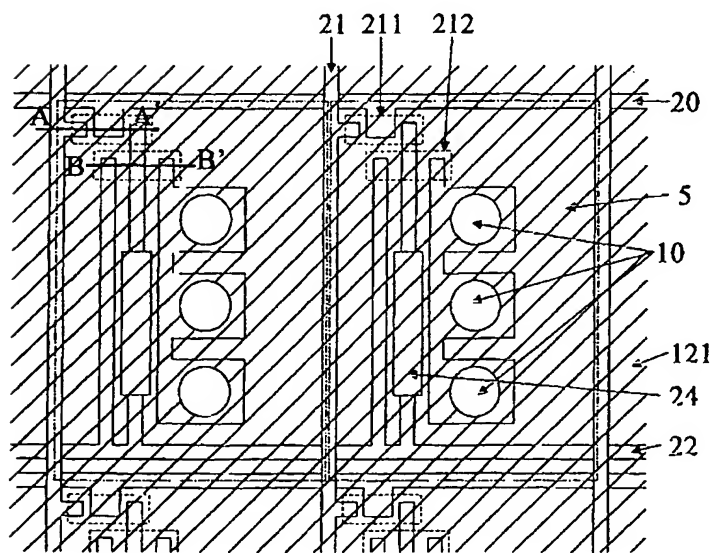
断面A-A'



【図12】

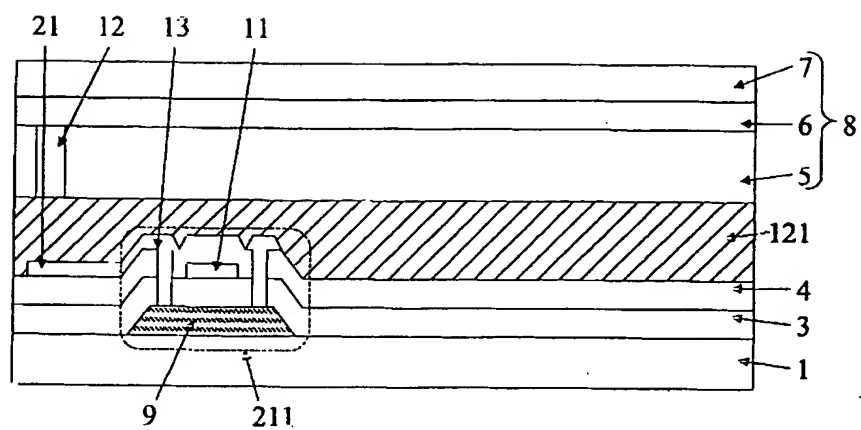


【図13】



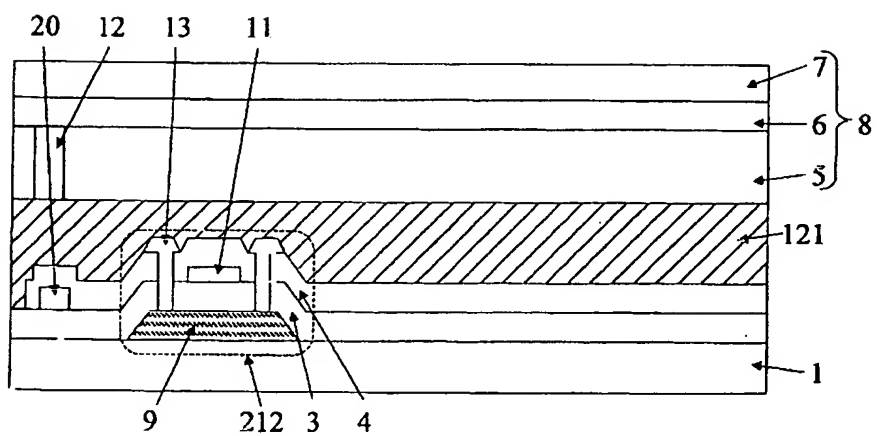
【図14】

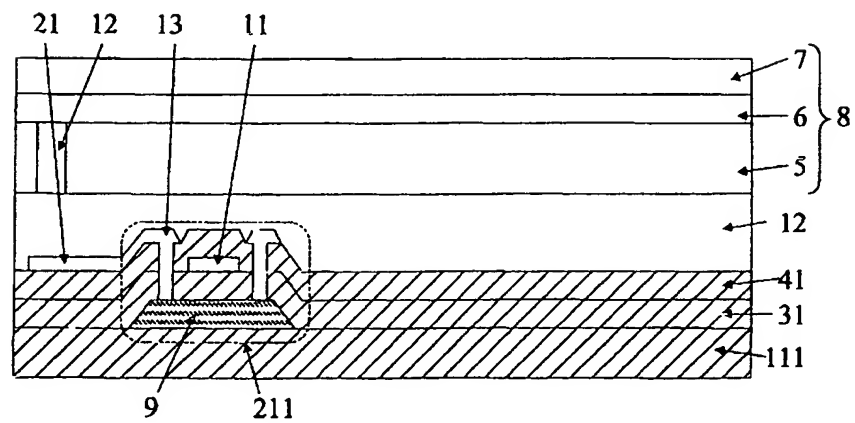
断面A-A'



【図15】

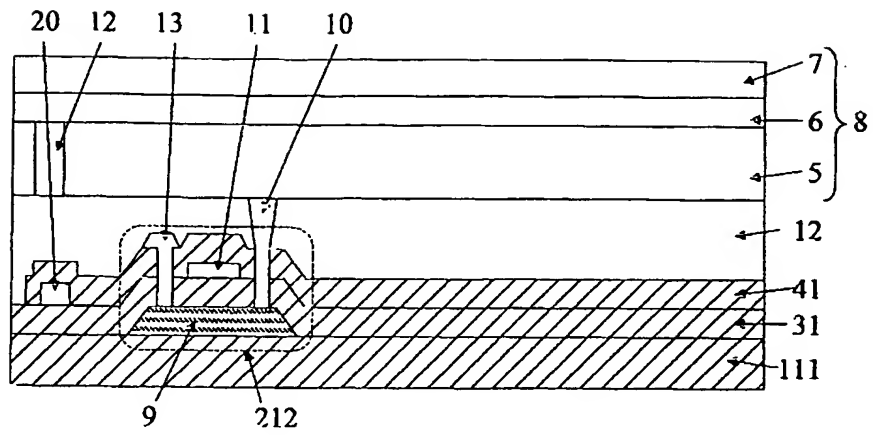
断面B-B'



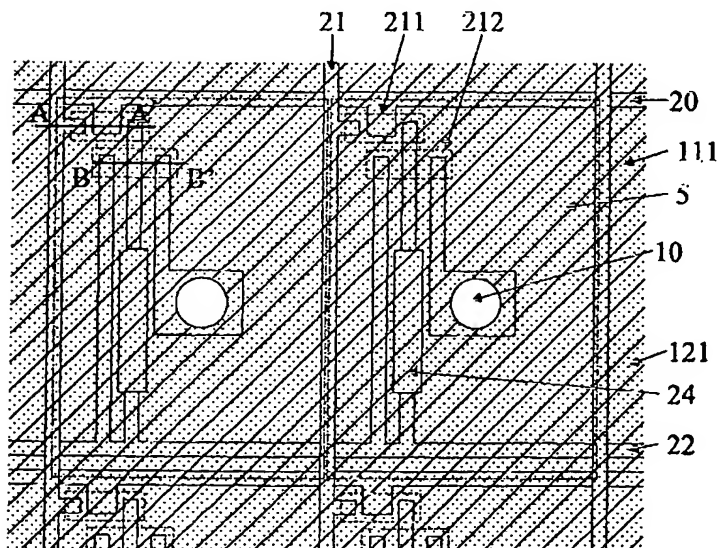


【図18】

断面B-B'



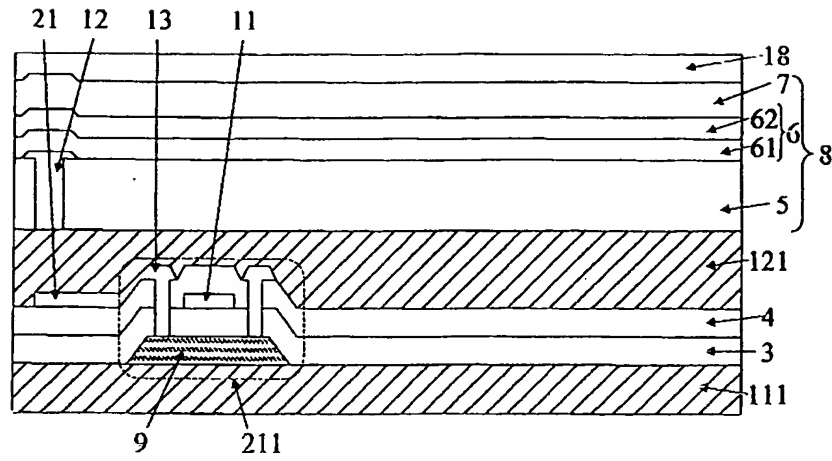
【図19】





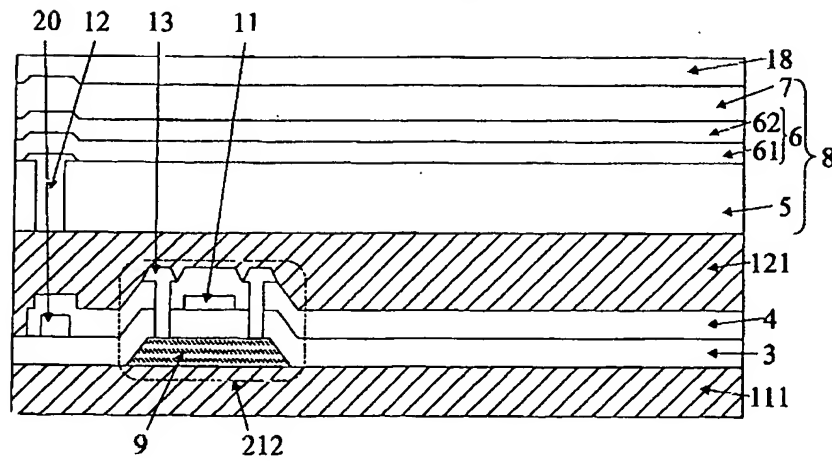
【図20】

断面A-A'

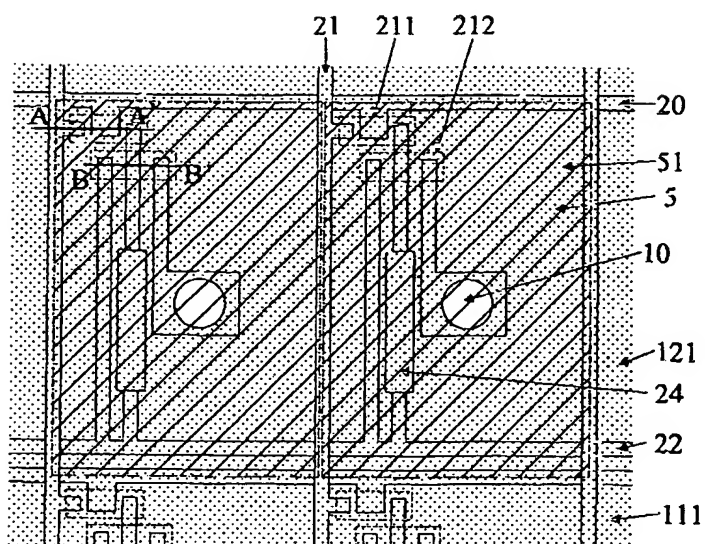


【図21】

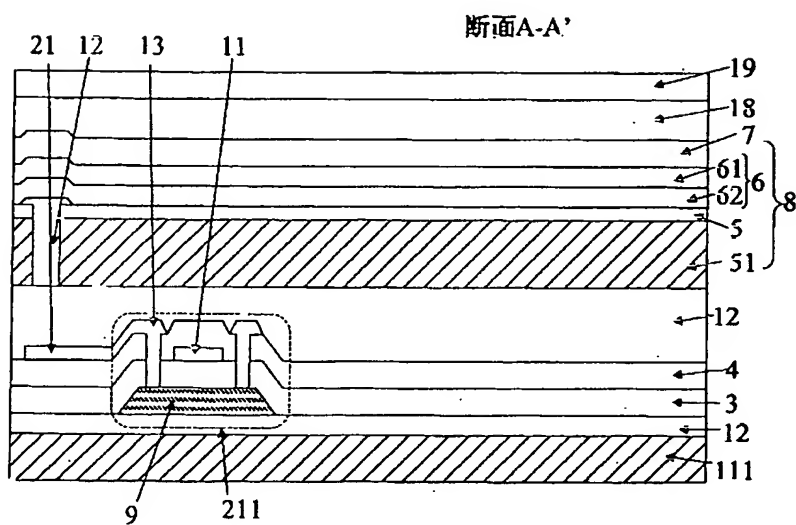
断面B-B'



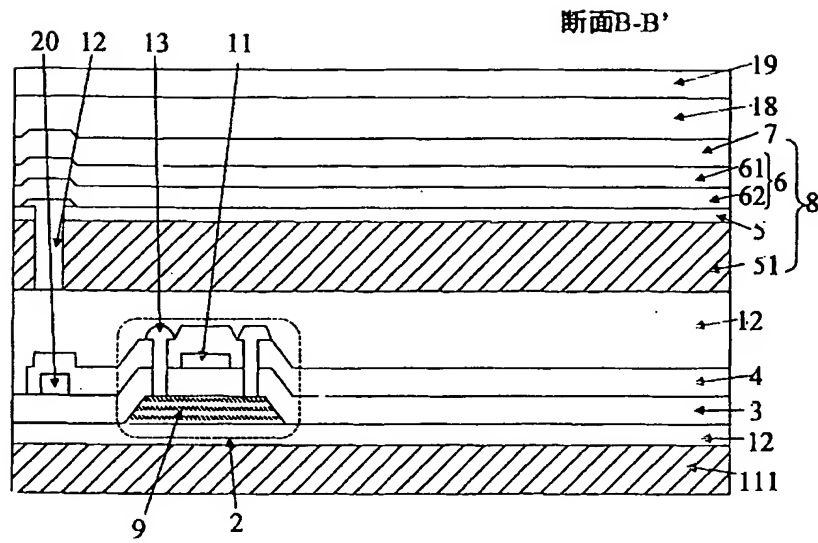
【図22】



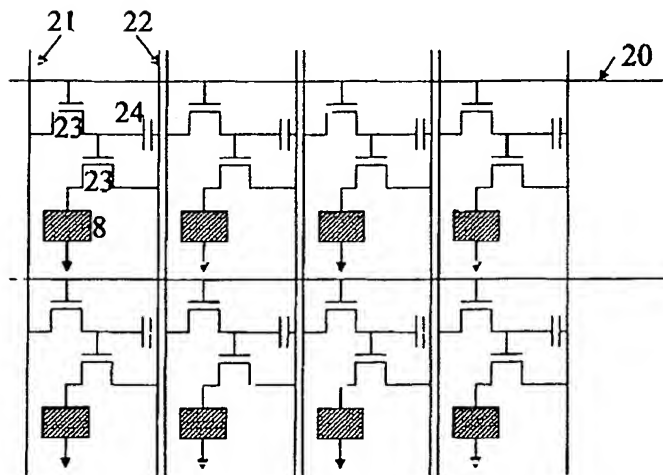
【図23】



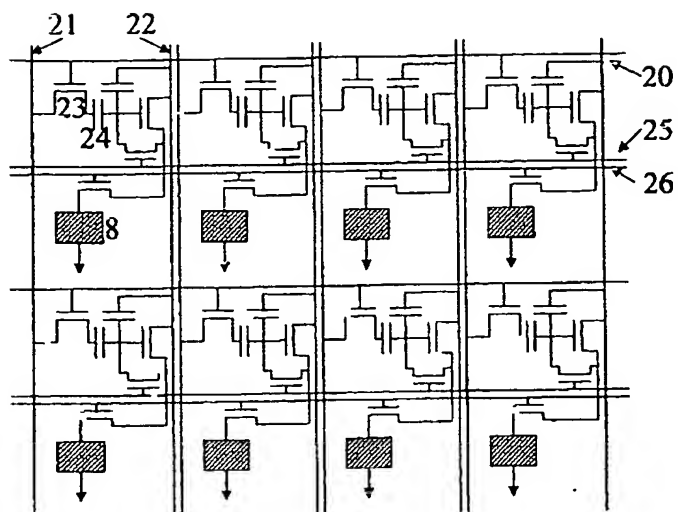
【図24】



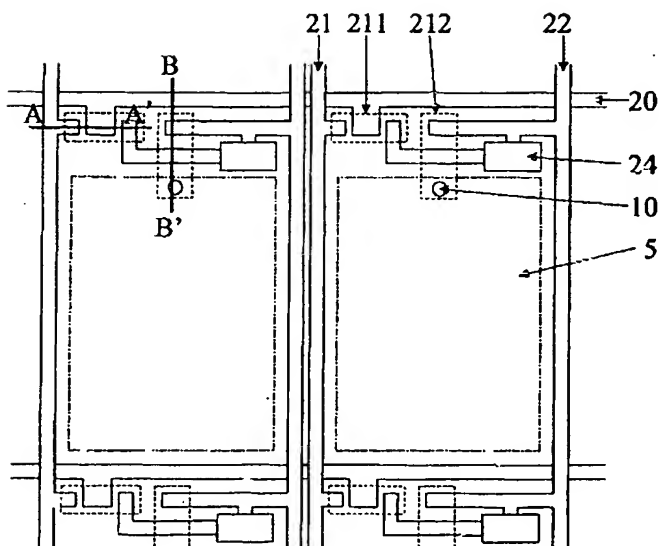
【図25】



【図26】

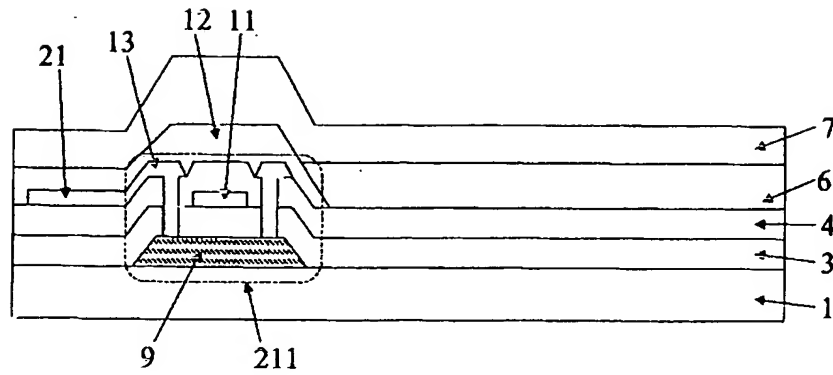


【図27】



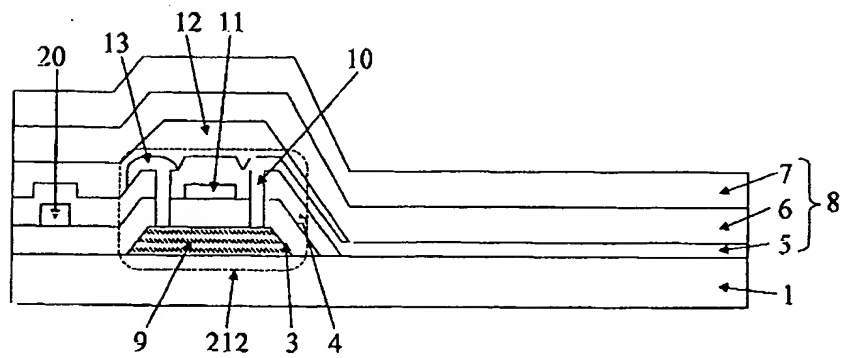
【図28】

断面A-A'

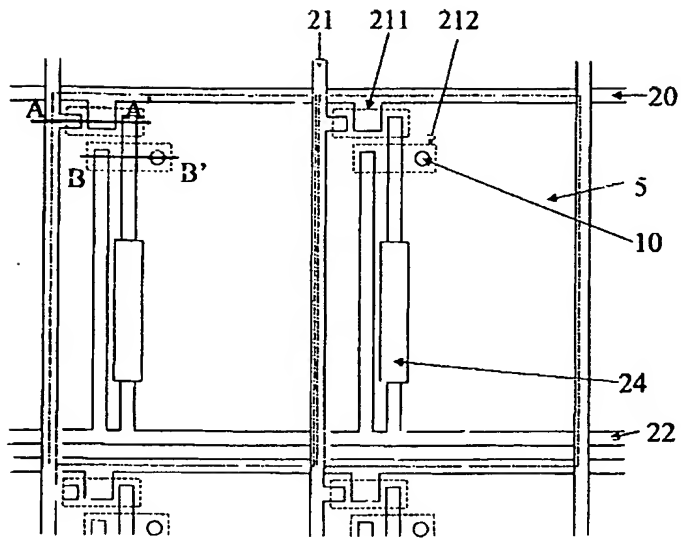


【図29】

断面B-B'

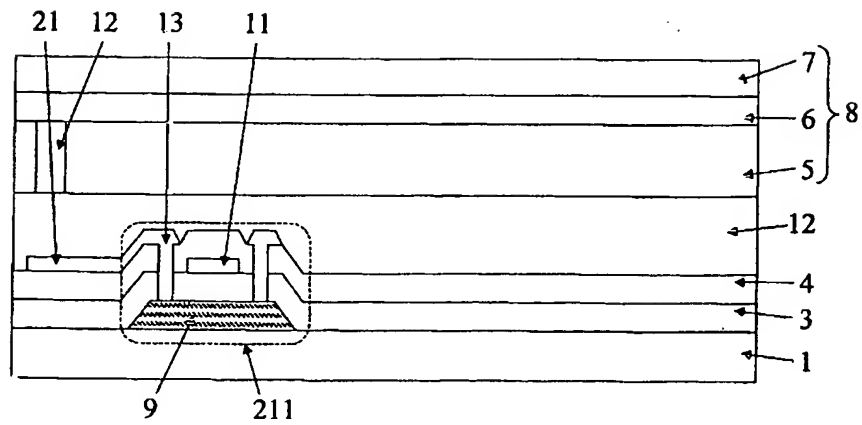


【図30】



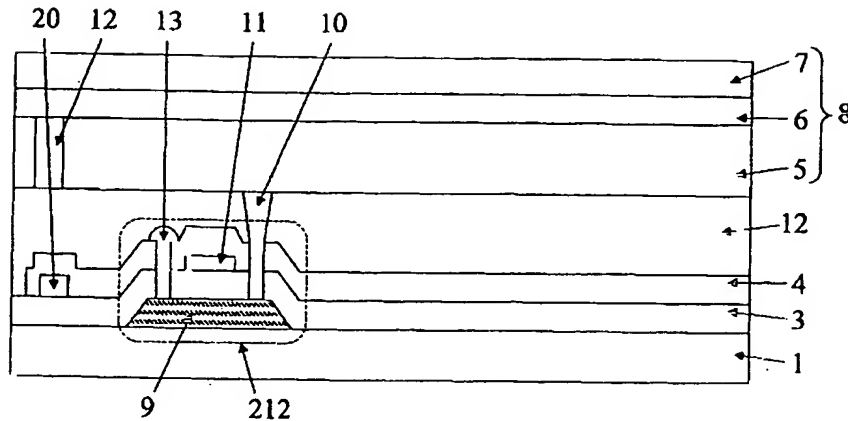
【図31】

断面A-A'



【図32】

断面B-B'



フロントページの続き

(51)Int. Cl.<sup>7</sup>

識別記号

F I

(参考)

H 0 1 L 29/78

6 1 9 B

Fターム(参考) 3K007 AB05 BA06 BB07 CA02 CA04  
CB01 EA02 EB00 FA01  
5C094 AA21 AA31 BA03 BA27 CA19  
CA24 DA13 DA15 EA04 EA05  
EA07 EB01 ED14 ED15 FB02  
FB14  
5F110 AA21 AA26 BB01 CC02 CC03  
CC05 CC07 DD01 DD02 DD03  
DD04 DD12 DD13 EE02 EE03  
EE05 EE09 EE14 EE15 EE27  
EE44 FF01 FF02 FF07 FF09  
FF23 FF30 FF32 FF40 GG02  
GG04 GG05 GG13 GG14 GG15  
GG25 GG45 GG47 HJ01 HJ12  
HL02 HL07 HL23 HM14 HM15  
NN03 NN04 NN05 NN22 NN23  
NN24 NN25 NN26 NN27 NN36  
NN45 NN46 NN49 NN52 NN53  
NN54 NN55 PP01 PP03 QQ11

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**